

Universidade do Estado do Rio de Janeiro – UERJ  
Faculdade de Engenharia – FEN  
Departamento de Eletrônica e Telecomunicações – DETEL

*uso exclusivo do professor*


Prof<sup>a</sup> Nadia Nedjah  
Técnicas Digitais II

---

**GRUPO:**

**MATERIAL UTILIZADO:**

### **PARTE I – PREPARATÓRIO**

1) No espaço abaixo, faça o diagrama esquemático dos CIs utilizados, indicando os pinos de  $V_{cc}$  e terra.

2. Projete um contador síncrono usando dois flip-flops do tipo D e que possui a seguinte seqüência de contagem: 0 -1 -3 -2 .

3. Projete um contador síncrono de 3 bits utilizando flip-flops do tipo D e que possua a seguinte sequência de contagem: 0 – 1 – 3 – 7 – 6 – 4. Suponha que o próximo estado de uma contagem que não ocorre normalmente é "don't care".

4. Projete um contador síncrono de 3 bits utilizando flip-flops do tipo D e que possua a seguinte seqüência de contagem: 0 –1–3–5

5. Repita os projetos dos itens 2, 3 e 4 utilizando flip-flops JK.

## Parte II – Experiência.

1. Monte um latch com portas NAND e use-o para gerar o sinal de CLK.
2. Monte o circuito projetado do item 2 do preparatório e verifique seu funcionamento. Utilize LEDs para visualizar melhor os estados do contador. (Utilize os circuitos de interface com LEDs vistos anteriormente).
3. Monte um circuito com o 555 no modo astável com frequência de 100 Hz e verifique seu funcionamento.
4. Monte o circuito projetado no item 3 do preparatório e verifique seu funcionamento.
5. Monte o circuito projetado no item 4 do preparatório e verifique seu funcionamento.
6. Monte os circuitos projetados no item 5 do preparatório e verifique seus funcionamentos.