

Universidade do Estado do Rio de Janeiro – UERJ
Faculdade de Engenharia – FEN
Departamento de Eletrônica e Telecomunicações – DETEL

uso exclusivo do professor

Prof^a Nadia Nedjah
Técnicas Digitais II

GRUPO:

MATERIAL UTILIZADO:

PARTE I – PREPARATÓRIO

1) No espaço abaixo, faça o diagrama esquemático dos CIs utilizados, indicando os pinos de V_{cc} e terra.

2. Faça o diagrama de tempo do circuito da Figura 1 (CLK, Q₀, Q₁ e Q₂).

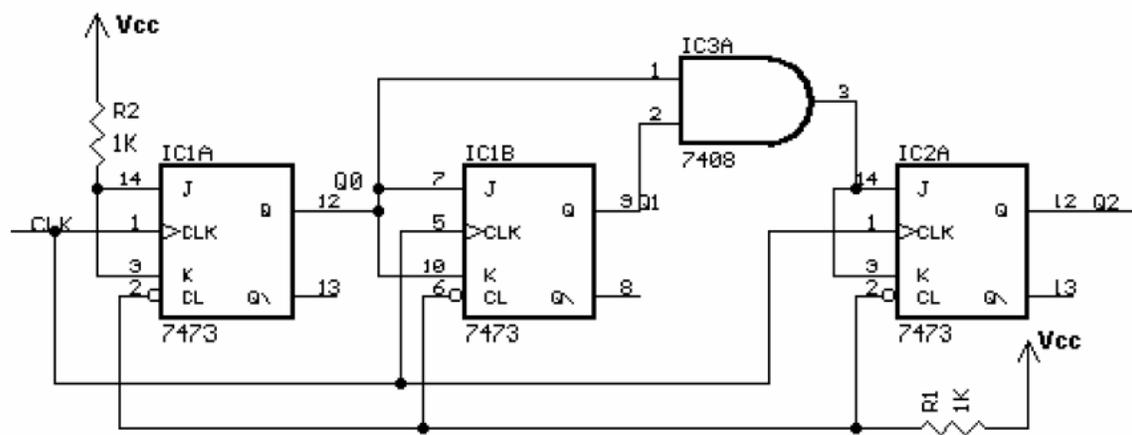


Figura 1

3. Por que dizemos que este é um contador síncrono?

4. Para o circuito da Figura 1, se $Q_2 = 1$, $Q_1 = 0$ e $Q_0 = 1$, e o estado inicial é $Q_2 = Q_1 = Q_0 = 0$ quantos pulsos de clock ocorreram? Explique.

.

5. Faça o diagrama de tempo do circuito da Figura 2 (CLK, Q₀, Q₁).

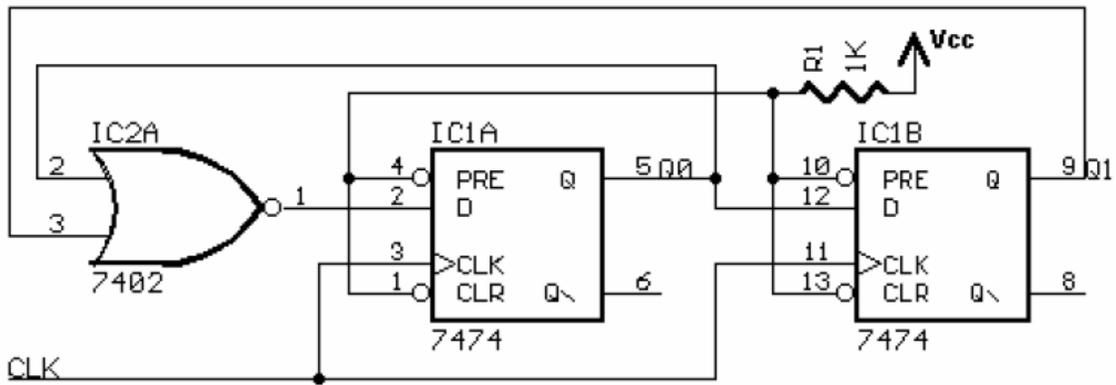


Figura 2

6. Mostre como substituir a porta NOR do circuito da Figura 2 por portas NAND. Redesenhe o circuito.

7. O circuito da Figura 2 também é um contador? Qual a sua seqüência de contagem?

Parte II – Experiência.

1. Monte um latch com portas NAND e use-o para gerar o sinal de CLK.
2. Monte o circuito da figura 1 e verifique seu funcionamento. Para visualizar melhor os estados do contador utilize o circuito da figura 3.

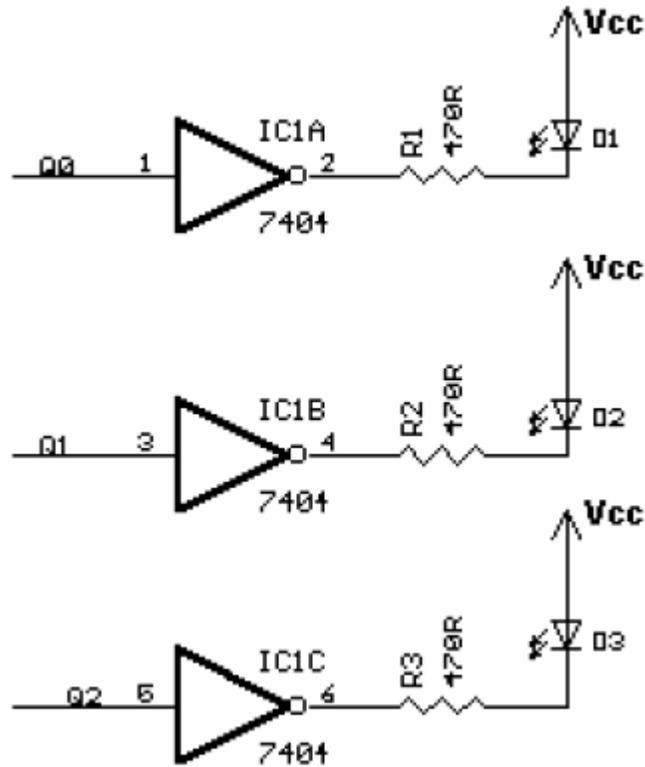


Figura 3

3. Monte o circuito da figura 2 e verifique seu funcionamento. Para visualizar melhor os estados do contador utilize o circuito da figura 4.

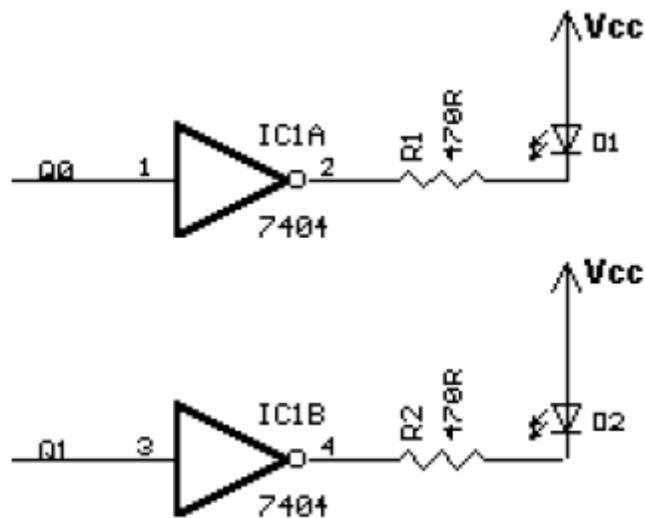


Figura 4