

Trabalho

Descrição: Projete a arquitetura de uma *cache* embutida na microarquitetura 1 proposta por Tannenbaum, no livro Organização Estruturada de Computadores. Essa *cache* deve ser do tipo *copy back*, associativa por conjunto utilizando dois conjuntos (2-way), com 64 posições, cada conjunto com capacidade para armazenar blocos de 4 palavras de 16 bits. Quando uma leitura de memória é solicitada, o controlador de *cache* deve determinar se é um acerto ou uma falha e se o bloco armazenado na *cache* é válido. Se for um acerto, a palavra endereçada deve ser fornecida ao processador. Se for uma falha, a memória principal deve ser acessada, a *cache* deve ser atualizada e o bit de validade deve ser ativado, antes da palavra ser fornecida ao processador. Quando uma escrita de memória é solicitada, o controlador de *cache* deve determinar imediatamente se é um acerto ou uma falha. Se for um acerto, a *cache* deve ser atualizada com a nova palavra. Se for uma falha, a *cache* deve ser atualizada com o novo bloco e, em seguida, a nova palavra deve ser escrita na *cache*. A política de substituição de blocos no conjunto escolhe aquele mais antigo. Somente blocos que tenham sido modificados deverão ser reescritos na memória principal. Para tal, será necessário incluir um bit de modificação, que indica que aquele bloco foi alterado enquanto na *cache*. O controle da *cache* é feito pelo microprograma. Lembre-se de que a memória principal, para o processador em questão, é de 4K palavras de 16 bits.